



מעבדה ב-VLSI ספרתי - 0450111

ווריקציה - הקדמה

<http://www.ee.technion.ac.il/vlsi/>

[הערות נא לשלוח ל-goel@ee](mailto:goel@ee)

כל הערה תתקבל בברכה!

עדכון אחרון - 11:11 19/09/2024

מסמך זה כתוב בלשון זכר ע"מ להקל על הכתיבה אך מתייחס לגשים ולגברים כאחד. עמכם הסליחה.

מטרת הניסוי:

1. הבנת הקשיים הכרוכים בבדיקה מקיפה של תכנונים גדולים.
 2. הכרת מטודולוגיית ה-UVM המיועדת לוורייפיקציה של מעגלי VLSI.
 3. לימוד בסיסי של סביבת ה-UVM.
 4. הכרת המרכיבים העקריים של סביבת הוורייפיקציה.
 5. עבודה עם סביבת וורייפיקציה עבור המאיץ לרשת הניורונים.
- חשוב מאד להבין את המבנה של סביבת הוורייפיקציה שמופיע בחוברת זאת. הניסוי מתמקד על שימוש של סביבה קיימת.

מבנה הניסוי:

הניסוי מורכב מפגישה שאורכה ארבע שעות. לפני הניסוי יש להכין דו"ח מכין ולהגישו למנחה עם תחילת הניסוי.

סעיפי הניסוי :

1. הזנת מידע ל-DUT
2. יצירת Sequences דטרמיניסטיים והעברתם ל-DUT
3. יצירת Sequences ארקאיים וקביעת אילוצים על ה-sequences
4. כיסוי הבדיקות Coverage

דרישות הניסוי:

- עליך לקרוא חוברות הרקע והכנה (אפילו יותר מפעם אחת).
- הגשת דו"ח הכנה לניסוי עפ"י שאלות פרק דו"ח ההכנה.
- בוחן הכנה לניסוי.
- ביצוע הניסוי על תחנת עבודה.
- הגשת דו"ח סיכום שבועיים לאחר ביצוע הניסוי.

דרישות דו"ח סיכום:

הגשת:

- דו"ח מכין להניסוי.
- הדפסות הסימולציות והתוצאות של הוורייפיקציה שהתקבלו במהלך הניסוי.
- הערות בכתב יד לגבי התוצאות שהתקבלו.
- תשובות בכתב של כל השאלות שמופיעות במהלך הניסוי.