הטכניון - מ.ט.ל. **הפקולטה להנדסת חשמל**

המעבדה ל - VLSI

חוברת הדרכה על כלי CADENCE 6.1.7

גואל סמואל, שרון בר-לב שפי, יוסי יולס

תוכן עניינים

התחברות ראשונית ממחשבי Windows-PC 2

הגדרת סביבת עבודה למשתמש 2

עבודה עם virtuoso 3

סימולציות הקדמה 8

אנליזת נקודות עבודה DC 9

אנליזת AC 9

ביצוע אנליזת רעש 10

סימולציה פרמטרית (parametric sweep) 11

ביצוע אופטימיזציה באמצעות סימולציה פרמטרית 12

הצגת תוצאות סימולציה 13

סימולציות קודמות- History 17

סימולציית Monte Carlo 17

סימולציית Corners 20

שרטוט LAYOUT 22

ביצוע LVS 24

בדיקת LVS (Layout Vs. Schematic) 25

יצירת RCX – Extracted View 25

הרצת סימולציה על ה-layout 25

Spice Netlists imports using SpiceIn 26

סימולציית hspiceD 27

התחברות ממחשבי Linux-PC
זאת הדרך המומלצת לעבודה. פשוט יש לבצע login לתחילת העבודה.

התחברות ראשונית ממחשבי Windows-PC
יש להתחבר באמצעות www.technion.ac.il/GG – GoGlobal.

הגדרת סביבת עבודה למשתמש
חוברת זאת מכילה הסבר קצר על איך להתחיל לעבוד עם כלי Cadence. ההסברים מיועדים למשתמשים המעוניינים לעשות Custom VLSI Design, כלומר תכנון ידני. החוברת מכילה את הפרקים הבאים:

1. מבוא
2. ציור סכמות
3. סימולציות אנלוגיות
4. ציור מסכות (layout)
5. הרצת DRC ו- LVS
6. הרצת סימולציה על ה- Layout

עזרה:
הפעל את הפקודה:

```
cdsnhelp
```

אם זאת הפעם הראשונה בנה ספריה חדשה בשם cadence למשל:

```
mkdir cadence
```

עבור לספריה חדשה:

```
cd cadence
```

הקפד לעשות תמיד לפני הפעלת הכלים.

עבור טכנולוגיות TOWER 0.18u:
העתק את קבצי האתחול:
יש לבקש מגואל הרשאות מתאימות לעבודה עם ספריית Tower, ללא הרשאות אלו לא ניתן להעתיק את הקבצים הבאים. לאחר מתן ההרשאות להתנתק ולבצע login מחדש.
יש להקפיד לרשום את הרווח והנקודה בסוף כל שורה:

וודא שקובץ ה- cshrc. שלך מכיל את השורות הבאות:

```
source /users/iit/cadence/source_cadence617
setenv DRCTEMPDIR /tmp/drcusername
```

כאשר username הוא שם החשבון של המשתמש (בדר"כ epxxxx)
ניתן לערוך את הקובץ בעזרת הפקודה:

```
nedit ~/.cshrc &
```

שנה את הקובץ במידת הצורך, שמור את השינויים באמצעות ה-save וסגור את nedit מסודר באמצעות File→Exit . יש לבצע login מחדש על מנת שיחולו השינויים.

העתק את הקובץ הבא לספרית העבודה:

```
cp  /tools/kits/tower/TS18SL/iit/KIT.cshrc .
```

פתח את הקובץ ושנה את השורה הבא

```
setenv PROJ_ROOT /users/user_name/cadence
```

כל ש- PROJ_ROOT יצביע על ספרית העבודה שלך. בצע את הפקודות הבאות:

```
source KIT.cshrc
echo `username` > user_list
```

כאשר username מהווה שם החשבון שלך.

```
makeProjectTree Project -flow T18C6DNSL1 -users user_list -cds -ver -assura -pvs
```

כאשר Project הוא שם (כלשהו) שיינתן לפרויקט.

(אין לבצע את הפקודה makeProjectTree יותר מפעם אחת לפרויקט!)

עבודה עם virtuoso

הפעלת הכלי

לאחר מכן, כל פעם שמפעילים את הכלי, יש לבצע את הפקודות הבאות :

```
cd cadence
source KIT.cshrc
cdsprj Project
virtuoso  &
```

ניהול ספריות

באמצעות Tools→Library Manager, ניתן להעתיק ולמחוק קבצים ולנהל ספריות. אין למחוק קבצים או ספריות שאינכם יודעים לשם מה הם משמשים. הפקודה makeProjectTree יוצרת ספרית עבודה בשם Prj_username. עליך לשמור את כל התכנון בספריה הזאת.

יצירת ספריית עבודה

בסביבה מופיעות שתי ספריות עבודה : Project_username ו- Project_master. ניתן לשים את כל התכנון בספריות אלה. אבל אם ברצונך ליצר ספריה נוספת, ניתן לבצע זאת באופן הבא :

File -> new -> library

נפתח חלון, בשדה ה-name יש לרשום את שם הספרייה שבחרת לדוגמא project.

עבור טכנולוגיות TOWER 0.18u:

בחר באופציה "Attach to an existing technology library", לחץ על O.K. המאשר את היצירה של הספרייה חדשה ובחר ב- ts018_prim. לחץ O.K.

במידה ו-ts018_prim לא מופיע, המשתמש לא עודכן כראוי ויש לחזור על השלבים הקודמים של עדכון הקבצים.

חשוב !!! : יש לסגור את כל החלונות רק באמצעות פקודת ה- file→exit או פקודת ה- file→close window של האפליקציה. אין לסגור את החלון עם ה- exit (x) של החלון עצמו !

שרטוט מעגלים

על מנת לבנות סכמה חדשה עליך ללחוץ על File->New->Cellview .

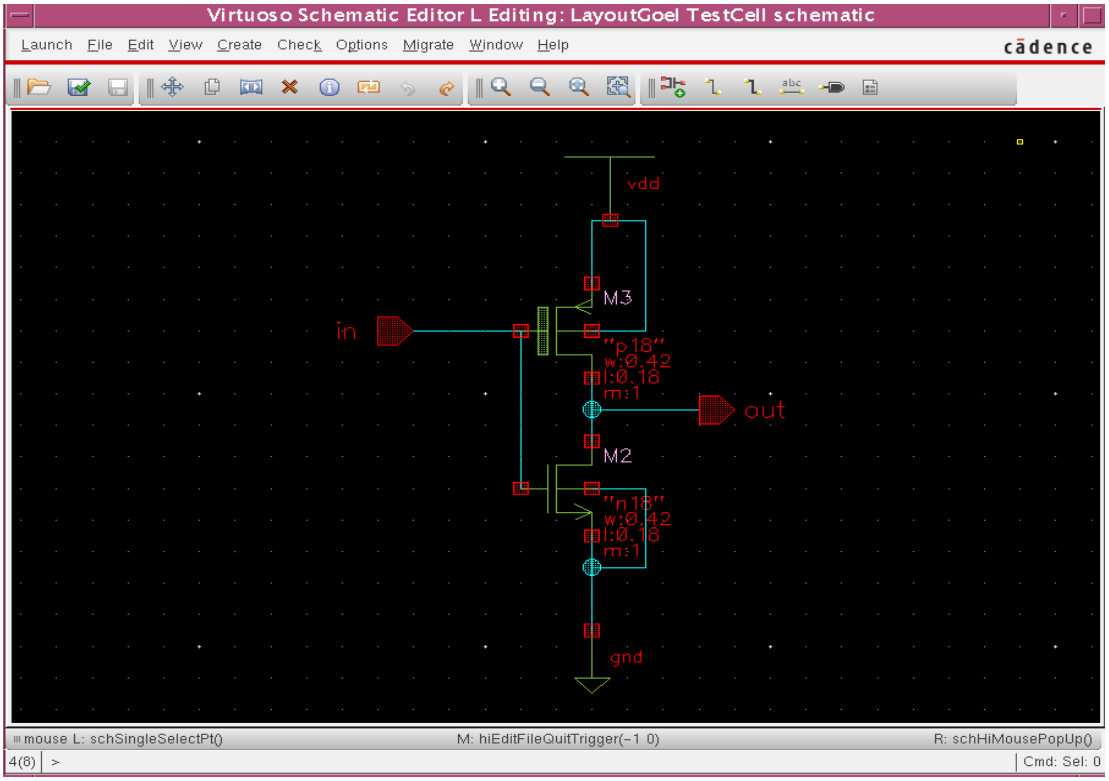
library : project

cell name : שם של התא החדש.

view name : schematic

Application : schematics-XL

יפתח חלון שבאמצעותו תוכל לצייר את המעגל שלך. יש ללחוץ על OK לאישור. בחלק זה נלמד לשרטט סכימה חשמלית של מעגל נתון בעזרת כלי schematic. עתה יופיע חלון חדש המיועד לשרטוט סכמות חשמליות:



Example of Schematic Window

בשלב הבא 'נצייר' את המעגל המכיל מספר אלמנטים.

בכדי להוסיף רכיבים חדשים למעגל, יש להשתמש בפקודה Create → Instance (או icon מתאים). בחלון שמתקבל לחץ על browser.

בחלון שנפתח בחר בספרית ts018_prim (עבור טרנזיסטורים ב- Tower 0.18) או ב- analogLib עבור מקורות ורכיבים אידיאליים. בתוך ספריות הנ"ל זו ניתן למצוא את כל הרכיבים הדרושים.

הרכיבים הרלוונטיים למעגל הם:

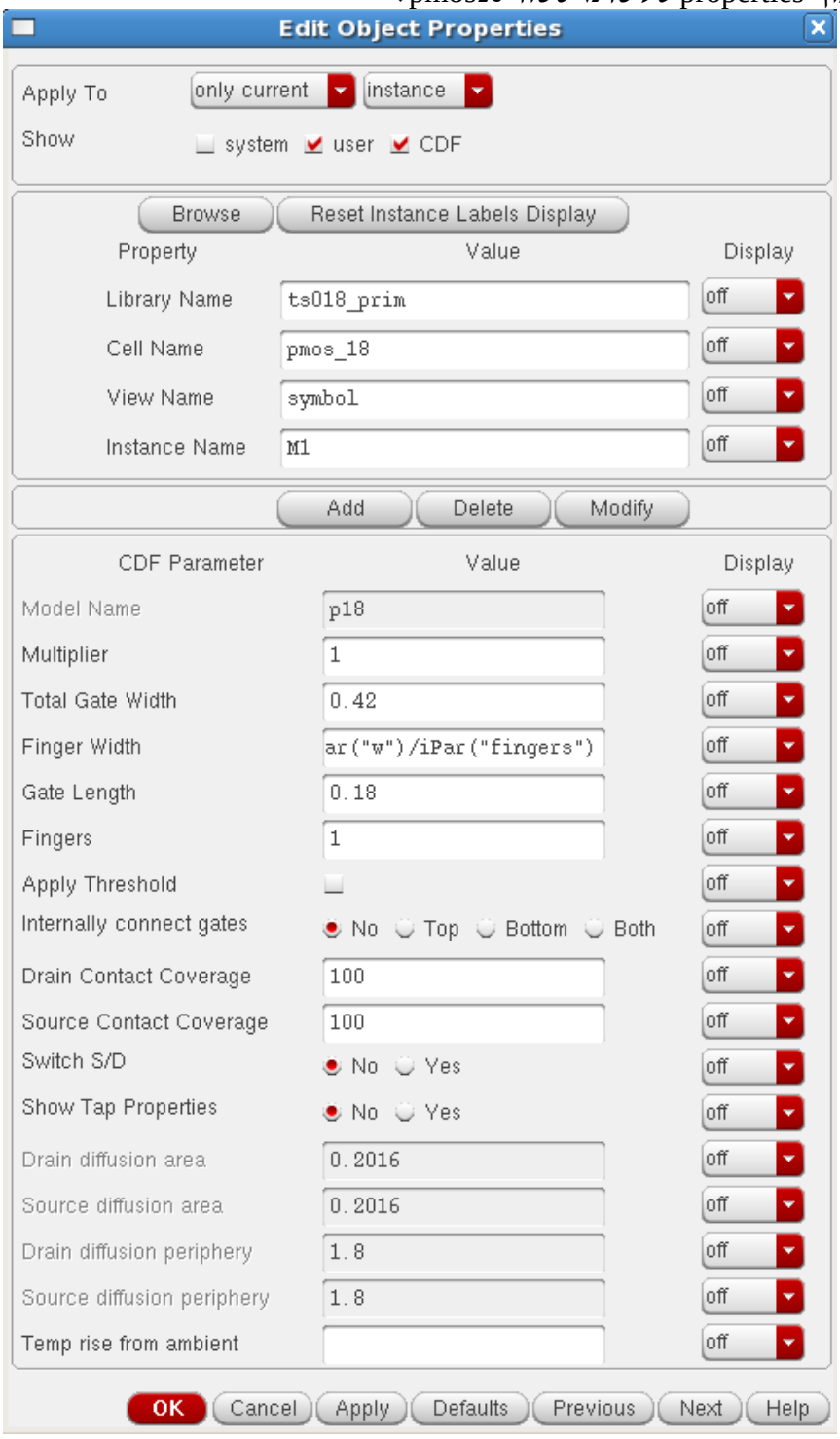
טרנזיסטור pmos בעל 4 הדקי חיבור	pmos18
טרנזיסטור nmos בעל 4 הדקי חיבור	nmos18
מקור DC ל- Vdd ו- Vss	vdc
חיבור לאדמה	gnd
קבל	cap
מקור מתח חילופין	vsin

- בחר ב- view מסוג symbol. לאחר הבחירה יש לעבור לחלון ה- schematics ולגרור את החלק למקום הרצוי, ובאורינטציה הרצויה (sideways , upside down , rotate), לחץ על F3 על מנת לקבל אפשרויות אלה.
- בעזרת הכפתור השמאלי ניתן למקם את הרכיב.
- בכדי לעבור לפקודה הבאה יש ללחוץ על Esc .

בכדי לחבר בין הרכיבים יש להשתמש בפקודה Create → Wire (או icon מתאים), לחיצה ראשונה על הכפתור השמאלי ממקמים את הנקודה הראשונה של הקו, יש 'לגרור' את הקו ללא לחיצה על כפתורי העכבר עד למקום הרצוי לסיום הקו. לחיצה כפולה על הכפתור השמאלי, תסיים את הקו.

לאחר שרטוט המעגל כולו יש לקבוע/לשנות את ערכי הפרמטרים של כל הרכיבים המשורטטים (ערכי המתחים, גדלי הטרנזיסטורים, וערך הקבל), בחר ב- object → properties → edit , סמן את האלמנט הרצוי ולחץ על הכפתור השמאלי.

דוגמא לחלון properties של טרנזיסטור pmos18 :



Window of edit properties of pmos18

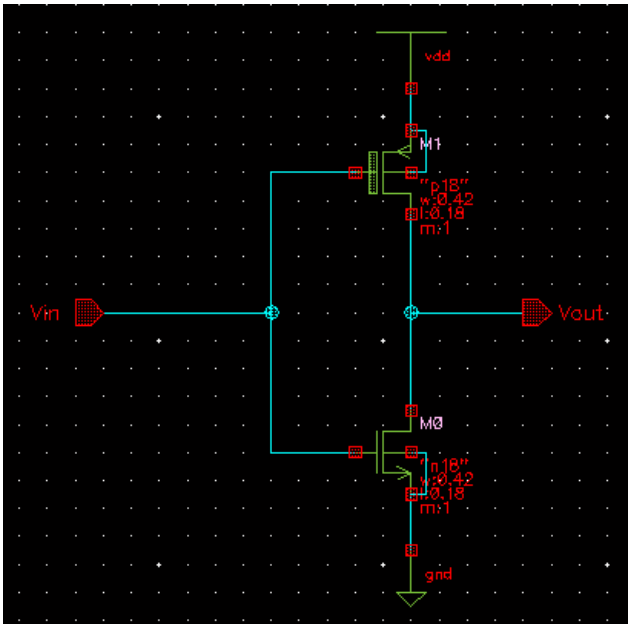
לאחר עדכון כל ערכי הרכיבים יש לבצע שמירה של המעגל ע"י File → check and save.

הערה חשובה: את הטרנזיסטורים יש למקם כך שהכיוון ה- source שלהם יהיה נכון! (הסימולטור אינו רואה את הטרנזיסטור כסימטרי).

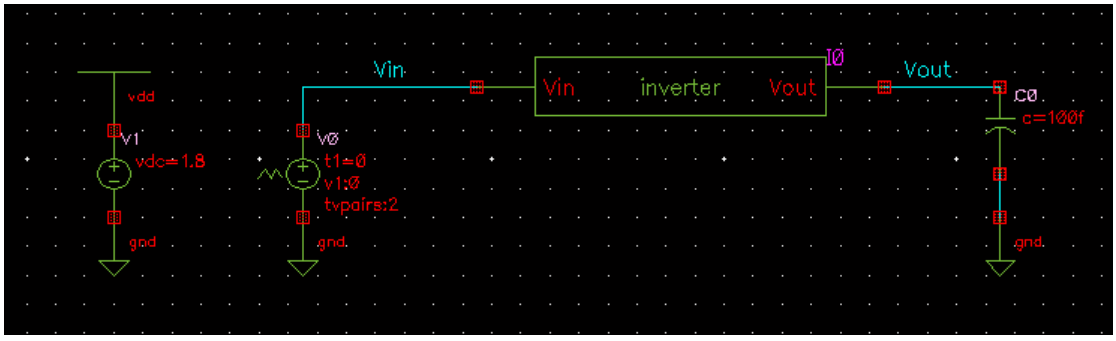
על הסכמה שלך להכיל רק את האלמנטים שבמעגל, כלומר טרנזיסטורים, נגדים, קבלים וחיבורים ל- vdd ול- gnd. יש להוסיף pin עבור כל כניסה ויציאה של המעגל. להוספת pin בחר ב- Create→Pin, בחלון שנפתח רשום שם ה- pin ואת סוגו (input,output) , בחר את כיוונו וסובב אותו במידת הצורך. הבא את הסמן למקום שבו אתה רוצה למקם את ה- pin ולחץ על כפתור העכבר. מקורות שדרושים בביצוע סימולציות נוסיף בהמשך.

כעת נבנה symbol למעגל, בנית symbol - כדי שאפשר יהיה להשתמש במעגל כתא בסכמה ברמת היררכיה גבוהה יותר. ניתן לעשות זאת בעזרת Create→Cellview→From Cellview. בחלון שנפתח לחץ O.K., מקם את הכניסות ואת היציאות על הצלעות הרצויות ולחץ על O.K. ניתן להוסיף labels לחוטים חשובים באמצעות Create→Wire name והצמדת שם משמעותי לחוט.

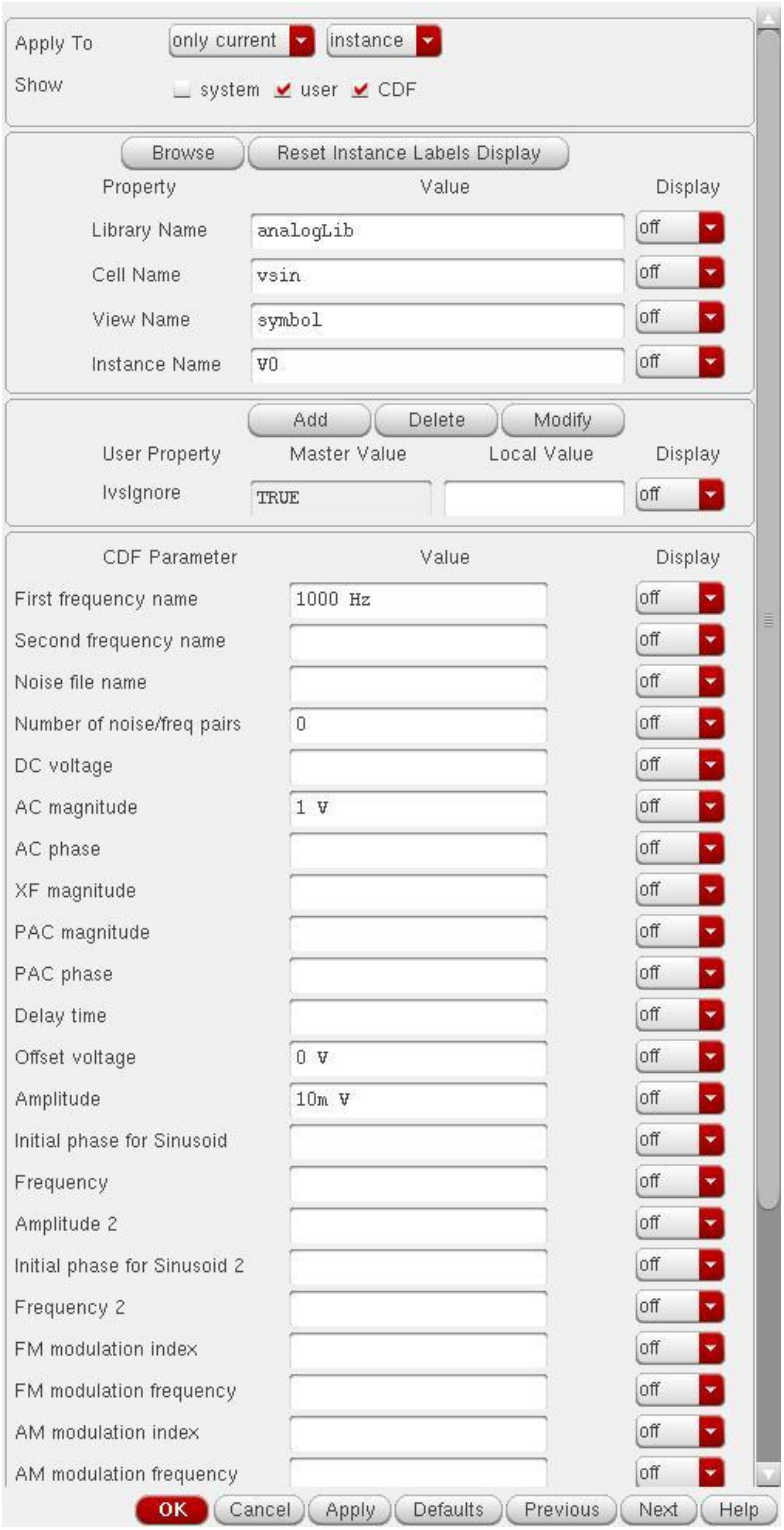
רצוי מאד להפריד בין האלמנטים של המעגל לאלמנטים שנחוצים להרצת הסימולציות. לכן, על מנת לסמלץ את המעגל שיצרת, בונים סכמה חדשה שמכילה את ה- symbol של המעגל שבנית ואת כל המקורות הנחוצים לסימולציה. חייב להופיע גם מקור בשם vdc שאליו מחוברים ה- symbols : vdd ו- gnd. בעזרת מקור זה קובעים את מתח ההספקה של המעגל.



Lower level Schematic with no sources



Higher level Simulated Circuit



Property form of sin source

סימולציות הקדמה

Cadence מספקת מספר תוכניות לסימולציות אנלוגיות: cdsSpice, SpectreS, spectre. SpectreS ו- spectre הן תוכניות מהירות יותר, לכן אנו נשתמש באחת מהן. ניתן לבצע סוגי סימולציה רבים ובין יתר:

1. סימולציה בזמן - Transient.
2. סימולציה בתדר - AC.
3. סימולציית רעש (מבוצעת כמובן גם היא בתחום התדר).
4. סימולציית DC (שינוי מקור מתח כניסת ה-DC למעגל).
5. סימולציית parameter sweep
6. סימולציית Monte Carlo.
7. סימולציית Corners.

חשוב לדעת שקיימות דרכים רבות לבצע את הפעולות השונות של סימולטור. לרוב, נתאר כאן רק אחת הדרכים.

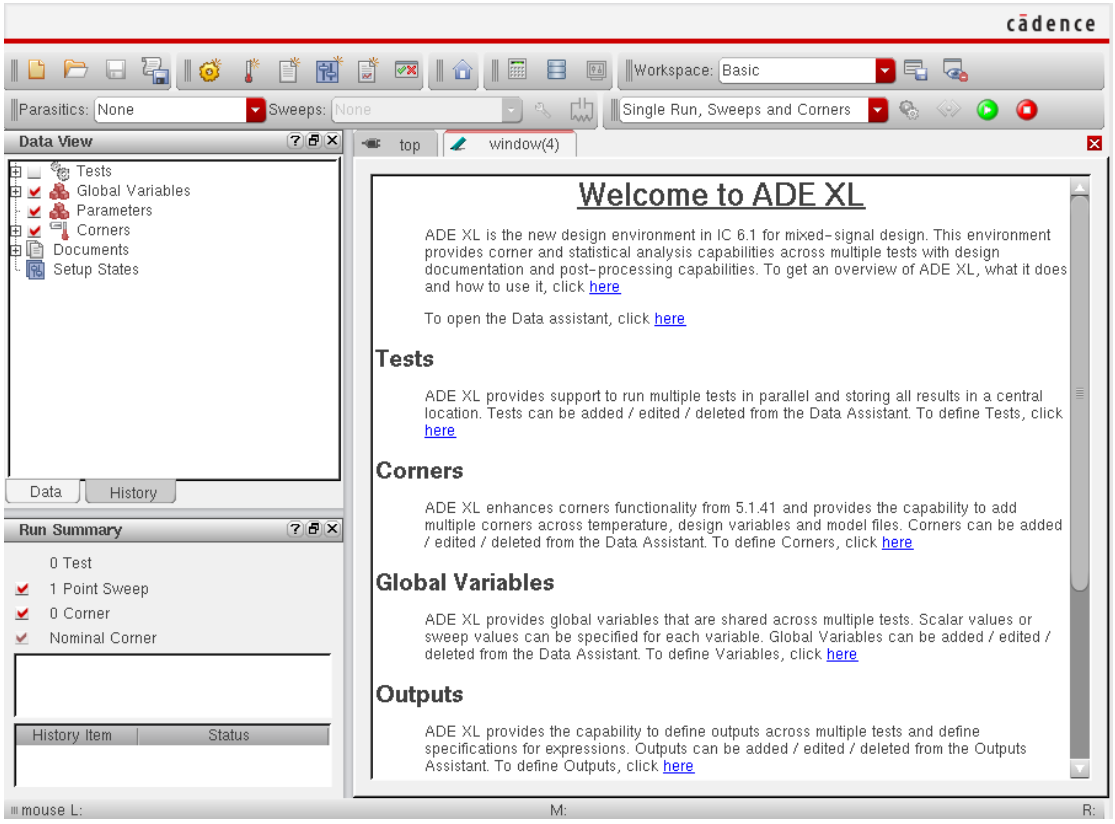
כדי לפתוח את הסימולטור יש לבצע את המהלך הבא:

File→ New

מלא את השדות בחלון שנפתח כדלקמן:

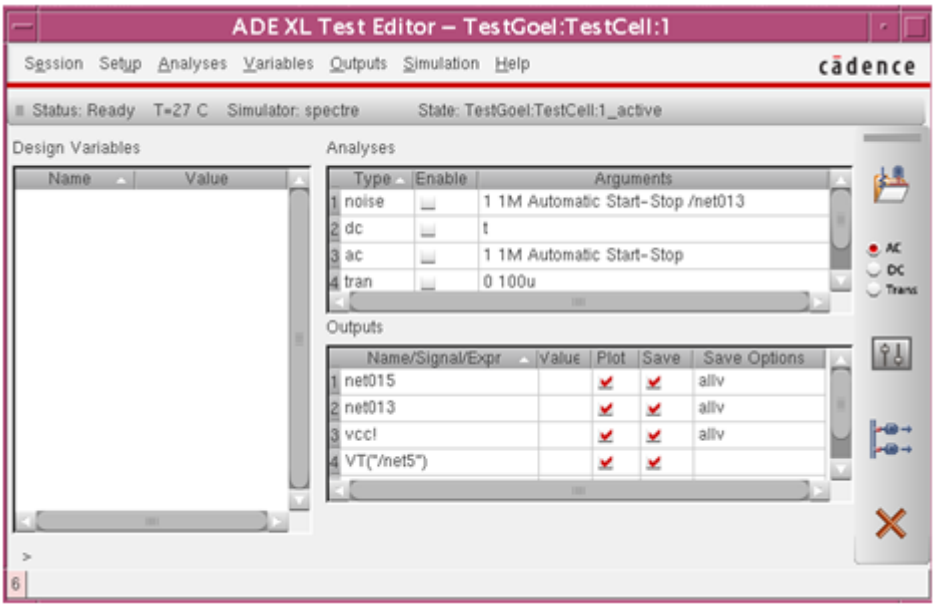
- Library name: שם ספרית העבודה שלך
- Cell: שם התא שעליו יתבצע הסימולציה
- View: adexl
- Open with: ADE XL

לחץ על OK. יפתח החלון Virtuoso Analog Design Environment XL Editing window:



ADE XL window

החלון שנפתח מחולק ל- Data View (מכיל את רשימת והגדרת הבדיקות), Run Summary ועוד איזור גדול שמכיל את הסכמה, רשימת היציאות, תוצאות ועוד (בהתאם ללשונית שלחוצה).
בחלון הראשי "Welcome to Ade XL" קיים סעיף בשם Tests, ובסוף סעיף זה מופיע "here" בכחול. לחץ על מילה זאת ו- OK לשאלה שמופיעה. יפתח חלון ADE XL Test Editor window של הסימולטור :



ADE XL Test Editor window

אם ה-view מסוג adexl כבר קיים, לא יפתח חלון ה- ADE XL Test Editor window. במקרה זה, ניתן ללחוץ על הכפתור הימני כאשר הסמן נמצא מעל ה- test באזור ה- Data View ולבחור ב- Open Test Editor.

הערה : עבור התהליך של Tower יש לפתוח את החלון :
Simulation→Options→Analog
בלשונית Component בדוק את נקבע הערך 1e-6 עבור ה- scale.

שינוי הספרייה המכילה תוצאות סימולציות:

בחלון Virtuoso Analog Design Environment XL Editing, לחץ על Options→Save בתחתית המסך יש למלא את הספריות הרצויות למיקום הפלטים.

אנליזת נקודות עבודה DC

בחלון ה- Test Editor :

Analyses →Choose
סמן את לחצני dc, Save DC operating Point ו- Enabled. לחץ OK. לחץ על העיגול הירוק עם החץ הלבן במסך הראשי. ניתן לראות את תוצאות הסימולציה ה- dc על הסכמה. לצפייה בלוג ריצה של הסימולציה יש ללחוץ מקש ימני על שטח ריק בTab של Results ו-Output Log.

הסבר לצפייה בתוצאות מובא בהמשך.

אנליזת AC

יש לבצע בחלון ה- Test Editor : Analyses → Choose. יש לבחור ב- AC ולמלא את תחום התדרים הרצוי לצורך הסימולציה :

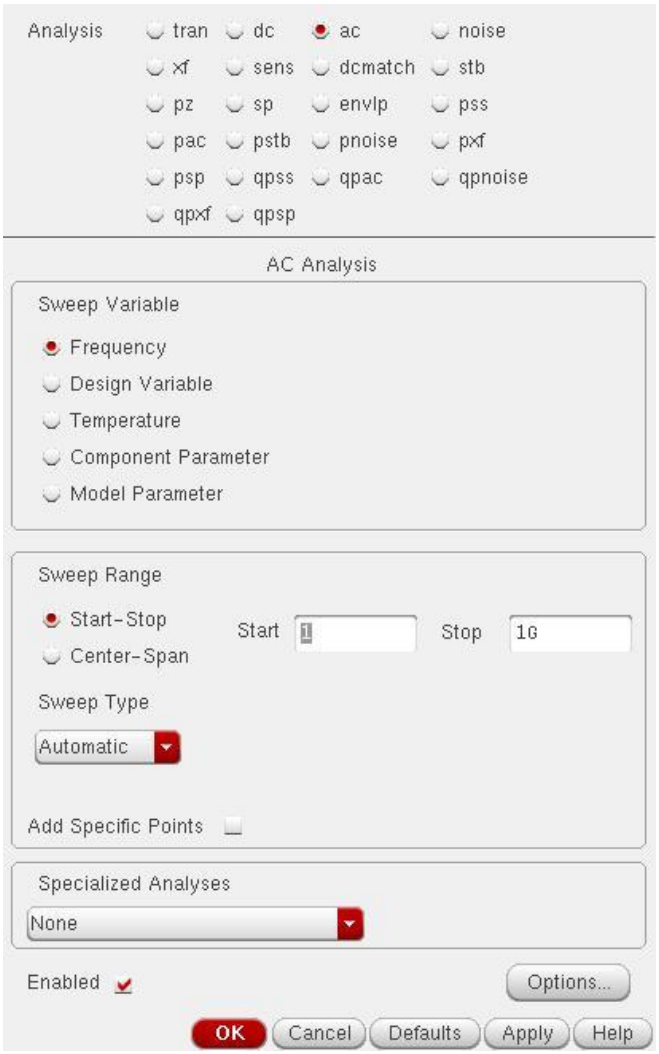


Fig 8 : Analysis Window for ac Analysis

לאחר מילוי הפרטים יש ללחוץ O.K לאישור, לחץ על כפתור עם החץ הלבן בעיגול הירוק. (באופן דומה ניתן לבצע אנליזת Transient כאשר הפעם יש למלא את הערך התחתון והעליון של סקלת הזמן וכן את אינטרוול הזמן לדגימת התוצאה.)

ביצוע אנליזת רעש

יש לבצע בחלון ה- Test Editor : Analysis → choose

יש ללחוץ על noise. בחלון שנפתח יש להגדיר את תחום התדר בו מעוניינים לבצע את אנליזת הרעש. עבור Output Noise ו- Input Noise בחר ב- Voltage למשל.
יש לבחור את מקור המתח ע"י לחיצה על select ובחירת המקור על הסכמה. לאחר מכן יש לסמן את צומת היציאה ע"י לחיצה על select ובחירתו על הסכמה.

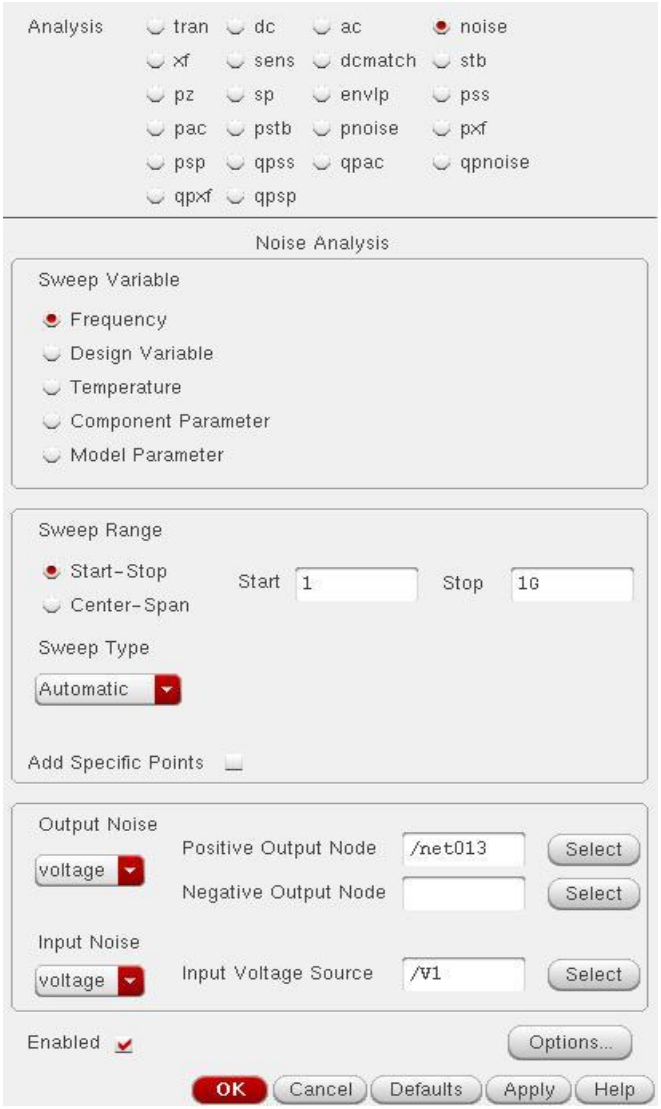


Fig 9 : Analysis Window for Noise Analysis

לאחר מילוי הפרטים יש ללחוץ O.K לאישור. לחץ על כפתור עם החץ הלבן בעיגול הירוק להרצת הסימולציה.

סימולציה פרמטרית (parametric sweep)

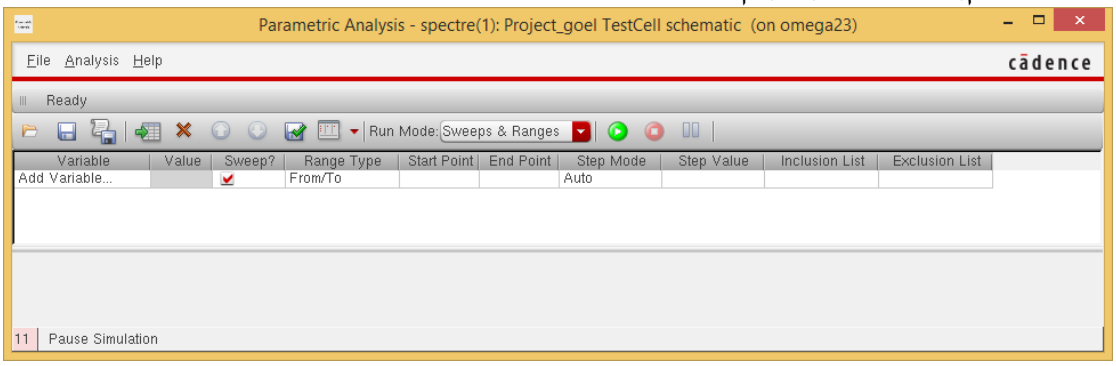
בסימולציה זו נקבע טווח ערכים עבור משתנים ונריץ עבורם סימולציה אחת במקום להריץ סימולציה נפרדת עבור כל ערך.

לדוגמא, נשנה את רוחבי טרנזיסטורי ה-pmos וה-nmos (סימון הטרנזיסטור ולחיצה על q יפתח את חלון ה-properties) ל-wp ו-wn בהתאמה. במסך ה-Test Editor נתכנן סימולציית transient פשוטה. כעת במסך הראשי בחלון ה-Data View תחת Global parameters נמצא את wp ונלחץ פעמיים על ערך ה-default שלו:

תחום הערכים הרצוי (למשל מ-0.42 עד 0.82 בקפיצות של 0.1) יוגדר באמצעות 0.42:0.1:0.82 (ניתן לראות אופציות נוספות באמצעות לחיצה על כפתור ... מימין.)

בצורה דומה נבצע עבור wp. ניתן לשים לב כי מספר ה-sweep points בחלון ה-Run summary עודכן. הרצת הסימולציה (לחיצה על העיגול הירוק) תריץ מספר איטרציות בהתאם למספר הערכים שנקבעו כאשר בחלון ה-results כל שורה תייצג ערך שונה.

ניתן לבצע סימולציה פרמטרית גם ע"י לחיצה על Tools-Parametric Analysis בחלון ה- Test-Editor. במקרה הזה יפתח החלון הבא :

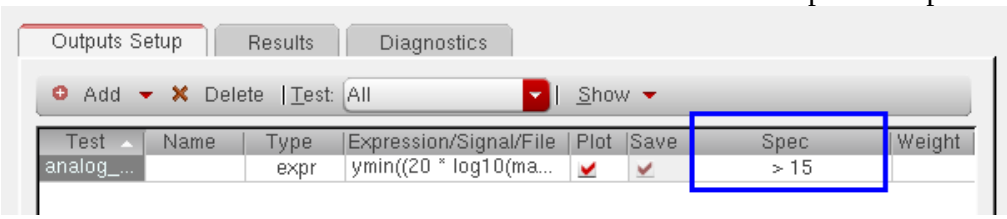


לחיצה על Add Variable מאפשרת בחירה של הפרמטר שאותו אנו מעוניינים לשנות (כולל טמפרטורה). כמובן יש להשלים שדות נוספות בהתאם לסימולציה הרצויה. לחיצה על הכפתור הירוק מריצה את הסימולציה.

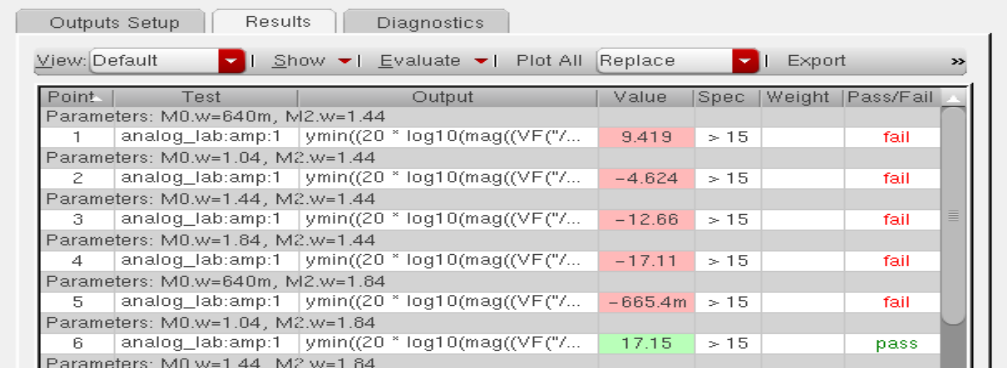
ביצוע אופטימיזציה באמצעות סימולציה פרמטרית

ניתן להגדיר תנאים אותם יבדוק הסימולטור במהלך הריצה. סימולציה מסוג זה היא בבסיסה סימולציה פרמטרית מאחר ונרצה לבדוק את התוצאות עבור מספר קונפיגורציות שונות ולבחור את הטובה מבניהן. לאחר הגדרת המשתנים או הפרמטרים עבורם יתבצע ה-sweep יש להגיר את התנאי או התנאים. הגדרת התנאים היא פשוטה ונעשית בלשונית ה-Outputs Setup של חלון ה-ADEXL (ראה הסבר על לשונית זו בעמוד הבא), נוסיף את התנאי שנרצה לבדוק בשדה ה-Spec של הרשומה. בעת הרצת הסימולציות, הסימולטור יבדוק האם התנאי מתקיים ויודיע הודעה מתאימה עבור כל ריצה בלשונית ה-Results.

לשונית ה-Outputs Setup :



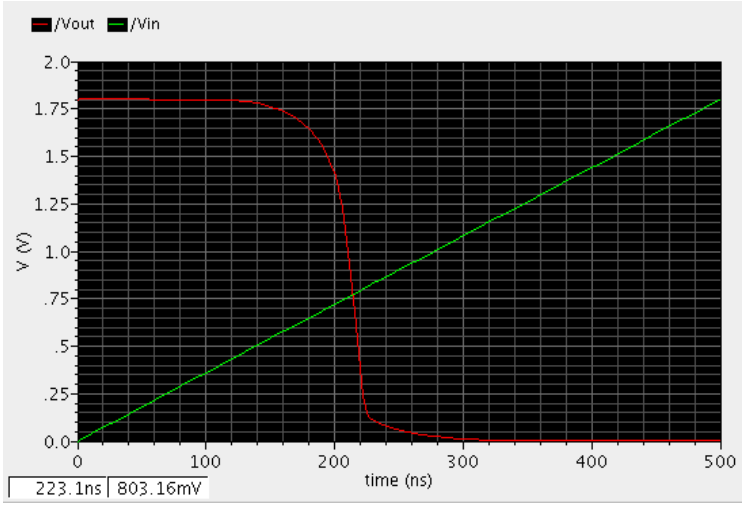
לשונית ה-Results :



הגדרת קובץ קלט לסימולציה

לעתים יש צורך בהזנת פלט של סימולציה אחת כקלט לסימולציה אחרת. ניתן להגדיר קובץ קלט לסימולציה, היתרון בקובץ מסוג זה הוא עבור קלטים מורכבים שקשה לתכנן באמצעות מקור

vpwl. בדוגמא הבאה נשתמש בפלט של סימולציה transient של המהפך (vout signal) כמתח כניסה לסימולציה חדשה. תחילה הרץ את הסימולציה המקורית עם מקור מתח vpwl:



Vout&Vin vs time

כעת במסך ה- Adexl הראשי פתח את Result browser → Tools. בחלון הימני הרחב את תיקיית tran-tran, מקש ימני על vout ו-Export. שמור את הקובץ בספרייה שלך, בחר סוג קובץ מסוג SPECTRE, הקובץ שנשמר לשם המחשה נקרא vout.in. כעת יש לערוך את הקובץ בכדי שתוכל להשתמש בו כקובץ קלט. ב-console הקש:

nedit vout.in &

מחק את השורות הראשונות שלא מכילות נתונים מספריים.
פורמט הקובץ צריך להכיל זמן ולידו ערך בכל שורה (ללא פסיק), את הפסיקים הורד באמצעות תפריט replace→search, בשורה למעלה הקש פסיק ובשורה השניה הקש רווח, ב-replace in all לחץ על window. וודא שכל הפסיקים הוסרו. שמור את השינויים וצא מה-editor.
כעת במסך ה- schematic, הסר את אובייקט ה-vpwl, הוסף במקומו רכיב vpwlf, לחץ על Q לפתיחת ה-object properties. ב- PWL file name הקש Path מלא ושם הקובץ נתונים שיצרת לדוגמא:

/hm/epxxxx/cadence/vout.in

כעת בעת הרצת המעגל יקראו הנתונים מהקובץ.

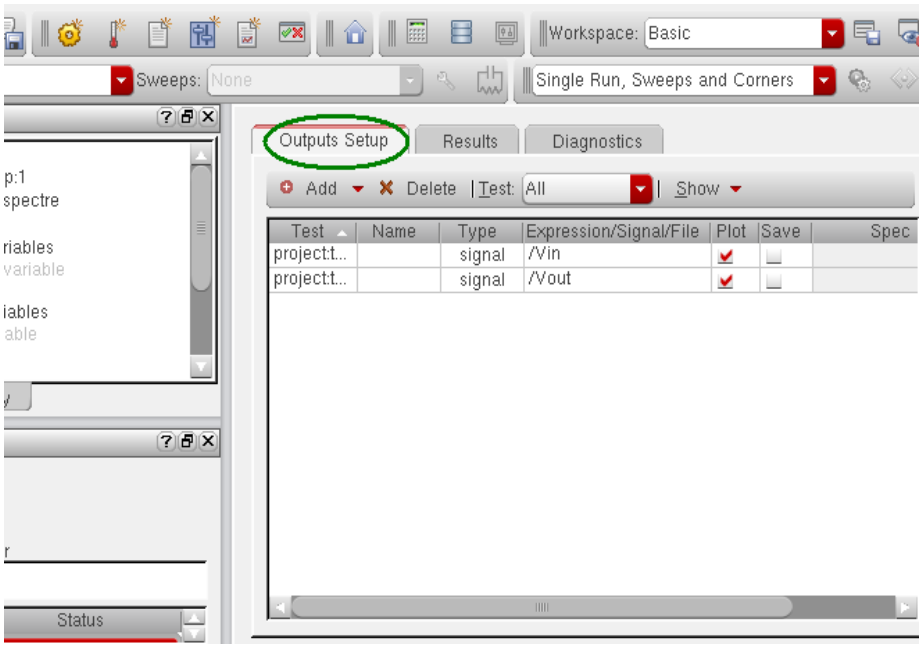
הצגת תוצאות סימולציה

קיימות מספר דרכים להצגת התוצאות:

- לשונית ה-Output Setup ושימוש ב-Calculator
- ה-Result Browser

לשונית ה-Output Setup

לחץ על הלשונית Output Setup בחלון ה- Virtuoso Analog Design Environment XL Editing.



Outputs Setup Tab

לחץ Add להוספת פרמטר לצפייה.

להצגת המתח של צומת בחר בעמודת type ב- signal. לחץ על השדה Expression/Signal/File עד להופעת "...". לחיצה על "..." תגרום להופעת הסכמה. בחר ברשת (חוט) שברצונך להציג את הגרף עבורו, סמן וי בעמודת ה-plot לצפייה בגרף בסיום הריצה. הצגת זרם ניתן לעשות בצורה דומה אך יש לבחור הדק של התקן במקום חוט.

להצגת כל ביטוי אחר יש לבחור ב- expression במקום signal. הפעם לחיצה על השדה ה-Expression/Signal/File תגרום להופעת ">" בנוסף ל- "...". לחיצה על "..." תגרום לפתיחת חלון ה-Calculator.

ה-Calculator

כאן ניתן לבנות כל ביטוי שברצוננו להציג. ניתן להעתיק את הביטוי לחלון ה- Output Setup על ידי לחיצה על ">" בשדה ה- Expression/Signal/File.

כעת נתאר כיצד לבנות ביטוי פשוטים בחלון ה- Calculator. אם חלון ה- Calculator עדיין סגור ניתן לפתוח אותו בחלון הסימולטור על ידי :

Tools → Calculator

יפתח החלון הבא :

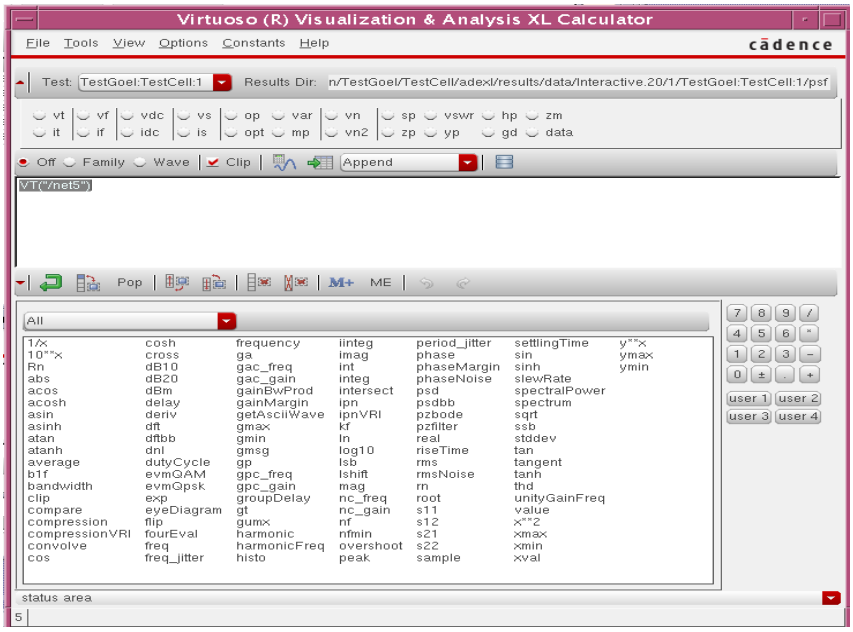
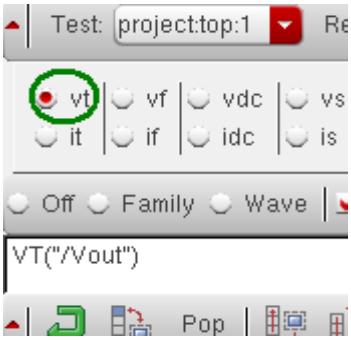


Fig 10 : Calculator Window

בחלק העליון של המסך ישנם כפתורי קיצור למשל כפתור vt, כפתור זה נועד ליצירת גרפים המתאימים לסימולציות transient (vf גרפים לסימולציות תדר וכו'). לחיצה על vt תקפיץ את חלון ה-schematic, סימון אחד החוטים ב-schematic יצור במחשבון את הביטוי למתח עבור חוט זה:



Vt button

בתחתית המסך ישנה רשימה של פונקציות שימושיות.

להצגת תוצאות אנליזת AC:

בחר ב- vf עבור מתח או if עבור זרם, לאחר מכן את החוט (עבור מתח) או ההדק (עבור זרם) הרצוי ובחר mag או phase בהתאם לצורך, לבסוף לחץ על Tools→Plot.

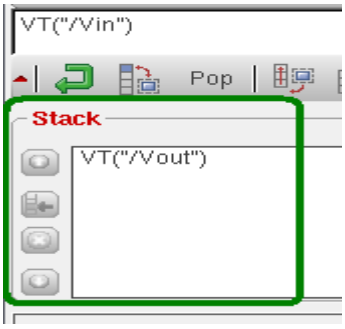
כעת יפתח חלון waveform ובו הגרף המבוקש. (כדאי מאד להציג את הצירים בסקלה לוגריתמית בחלון ה- waveform יש ללחוץ על הציר של גרף עם העכבר ולבצע: axis → log, וכנ"ל עבור ציר y).

להצגת תוצאות אנליזת Transient:

בחר ב- vt עבור מתח או it עבור זרם, לאחר מכן את החוט (עבור מתח) או ההדק (עבור זרם) הרצוי ולבסוף לחץ על Tools→plot.

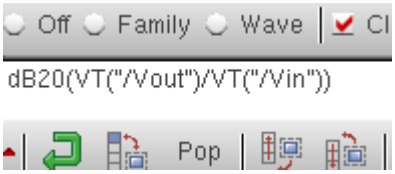
ביטויי calculator מורכבים, שימוש בזיכרון המחשבון

ניתן ליצור ביטויים יותר מורכבים על ידי שימוש בזיכרון המחשבון. לדוגמא נרצה למדוד את הגבר המעגל: במסך ה-calculator לחץ על כפתור vt, כעת כל חוט שתסמן יכנס ל-stack (זכרון של המחשבון). סמן את Vout ב-schematic וסמן את Vin.



The Calculator's Stack

לחץ על סימן חלקי "/" שמופיע בצד ימין למטה במחשבון, התקבל ביטוי של מתח המוצא חלקי מתח הכניסה. כעת בחלק התחתון של המסך באזור שבו מופיעות הפונקציות השימושיות, לחץ על הפונקציה dB20(). כעת גם dB20() התווסף לביטוי. הביטוי הסופי:



הוסף את הביטוי שיצרת ללשונית ה-Outputs Setup באמצעות לחיצה על "<<" בשדה ה-Expression/Signal/File (וודא ששדה ה-Type הוא expr).

Results Browser-ה

גם באמצעות ה-result browser ניתן לצפות בתוצאות. פתח בחלון ה-Adexl הראשי את Tools → Results browser.

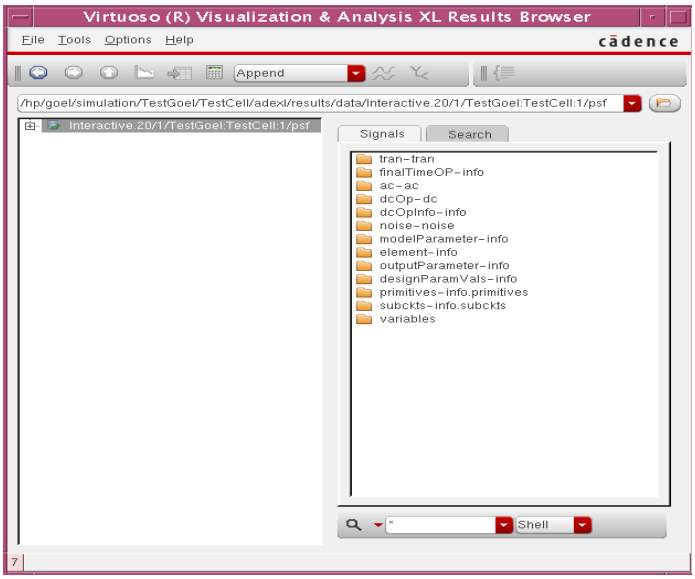


Fig 11 : Results browser Window

בצד שמאל של המסך תוכל לראות את הסימולציות אותן ביצעת. בצד ימין תוכל לעיין בצמתים עבורם קיים גרף למשל עבור סימולציית transient שביצעת לחץ על tran-tran בחלון הימני, כעת תוכל לראות את שמות הצמתים עבורם קיים גרף.

אופציה מעניינת - ניתן להציג (Y axis vs Y axis) לדוגמא עבור סימולציית tran-tran נציג את מתח המוצא כתלות במתח הכניסה ולא כתלות בזמן. סמן את Vout ולחץ על כפתור שנמצא בסרגל הכלים, כעת לחץ על Vin. מתקבל הגרף הרצוי.

להצגת תוצאות אנליזת רעש:

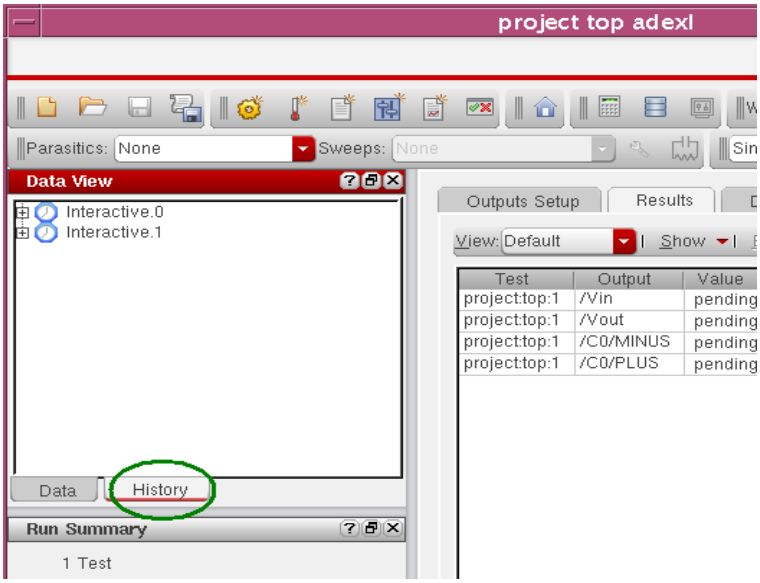
בחלון ה-ADEXL, בסרגל הכלים העליון הפעל את ה-Result Browser.

בחר ב- noise-noise ובצע קליק כפול על out. משמעות הגרף שתקבלו היא: מהו הרעש במוצא המגבר כאשר הוא מיוחס לכניסה. (כלומר הרעש ביציאה מחולק בפונקצית התמסורת של המגבר).

כאמור, לחיצה על "<" בחלון ה- output Setup יעתיק את הביטוי מה- Calculator ל- Output Setup ואז הגרף יוצג בסיום הריצה. להצגת הגרף ישר מתוך חלון ה- Calculator יש ללחוץ על ה- icon אם צורת הגל הקטנה (ליד clip).

סימולציות קודמות- History

ניתן לצפות בתוצאות של סימולציות קודמות המאוחסנות בדיסק על ידי שימוש בלשונית ה-History שבחלון ה-data view. כמו כן מומלץ למחוק סימולציות ישנות על מנת לשחרר מקום בדיסק על ידי קליק ימני על שם הסימולציה ו-delete.



History tab

סימולציית Monte Carlo

במהלך היצור, הפרמטרים של הרכיבים אינם זהים לחלוטין אלא מתפלגים לפי התפלגות סטטיסטית כלשהי. בדרך כלל מריצים סימולציות עם ערך אחד מסוים עבור כל פרמטר כפי שהוגדר בקובץ המודלים. לעיתים יש להריץ סימולציות כאשר הפרמטרים השונים מקבלים ערכים אקראיים. סימולציות Monte Carlo נועדו לאנליזה סטטיסטית של התנהגות המעגל על ידי הרצת מספר רב של סימולציות תוך כדי בחירה אקראית של פרמטרי המודל בהתאם לפילוג הסטטיסטי שלהם. קובץ ה- tsl018.scs שהוספנו בחלון ה-Model libraries→Setup של ה- Test editor מכיל את המודלים של רכיבי tower 0.18u.

בקובץ montetest.scs מוגדרות מספר התפלגויות כפי שהוגדרו על ידי היצרן, מתוכן מספר התפלגויות המשפיעות על מתח הסף-vt של הטרנזיסטורים (הדגמה בהמשך). ניתן לעיין בקובץ ה-tsl018.scs ובקובץ ה-montetest.scs על מנת להבין יותר את משמעות הפרמטרים. עבור כל ריצה

בסט הסימולציות של monte carlo נקבעת התפלגות עבור כל הפרמטרים שמשמשת את הסימולטור עבור אותה ריצה.

הרצת הסימולציה:
ראשית הרץ סימולציית נקודות עבודה DC כפי שהוסבר לעיל. הוסף סימולציות נוספות כרצונך (ac, transient...), הוסף את הביטויים עבורם תרצה לראות פלטים בלשונית ה-output setup כפי שהוסבר לעיל. וודא שהריצות מסתיימות בהצלחה.

בחלון Virtuoso Analog Design Environment XL Editing window בחר באופציה Monte Carlo Sampling:

לחץ על לחצן גלגלי השיניים לפתיחת תפריט monte carlo. הסבר על האופציות השונות בתפריט:

Method:

Process – בחירת אופציה זו תיצור מודל סטטיסטי לכל תהליך.

Mismatch – בחירת אופציה זו תיצור מודל סטטיסטי עבור כל instance.

All- שילוב של Process ו-Mismatch.

Sampling method

סמן random לריצה רגילה.

סימון Latin hypercube יכול לחסוך מספר ריצות.

Other options

Run nominal Simulation – מאפשר ריצת מבחן לבדיקה האם המעגל תקין, חוסך ריצות מיותרות במקרה של שגיאה.

Save Data to Allow Family Plots- מאפשר שמירת נתוני כל הריצות, אופציה זו צורכת מקום רב בדיסק ולכן יש להסיר ריצות ישנות כפי שהוסבר לעיל. (ריצות קודמות-history)

Monte Carlo Seed – הזנת seed תיצור את אותם התנאים בכל סט סימולציות והתוצאות יהיו זהות כל פעם. השארת שדה זה ריק תגרום ליצירת נתונים רנדומאליים עבור כל סט סימולציות monte carlo

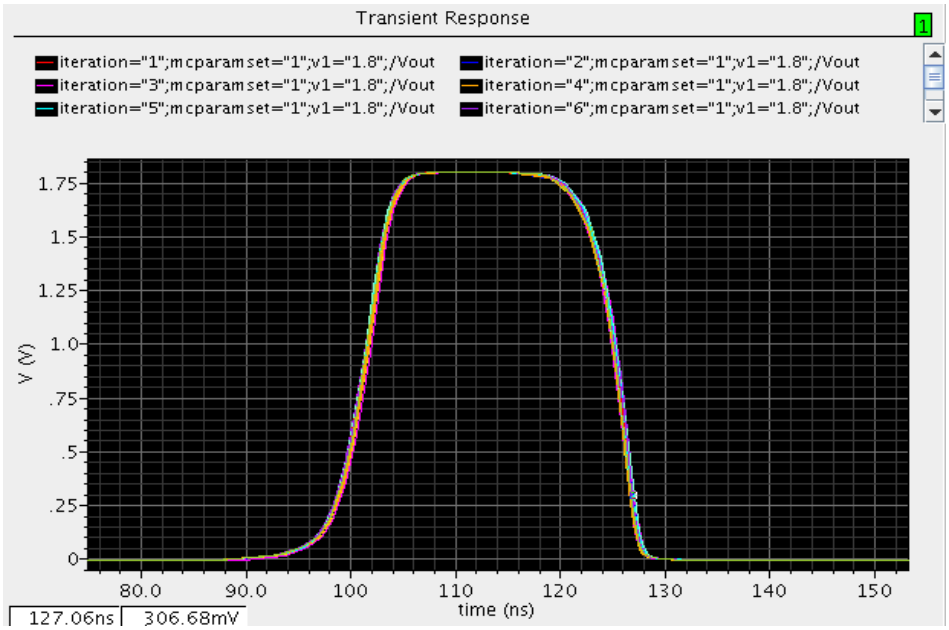
Starting run number- מגדיר את מספר הריצה התחלתית.

Number of points- מגדיר את מספר הסימולציות שירוצו.

דוגמא לסימולציה, בתפריט Monte carlo בחר:

Method: all
Number of points : 20
Sampling method: random
Other options: Run Nominal Simulation, Save Data To allow Family Plots.

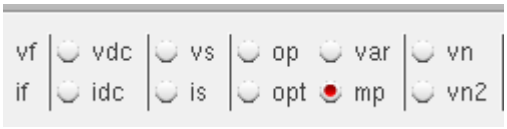
לחץ OK והרץ את הסימולציה.
דוגמא לפלט סימולציית monte carlo:



צפייה בפרמטרים הסטטיסטיים:

בלשונית ה-results נוכל לבחון את הנתונים הסטטיסטיים:

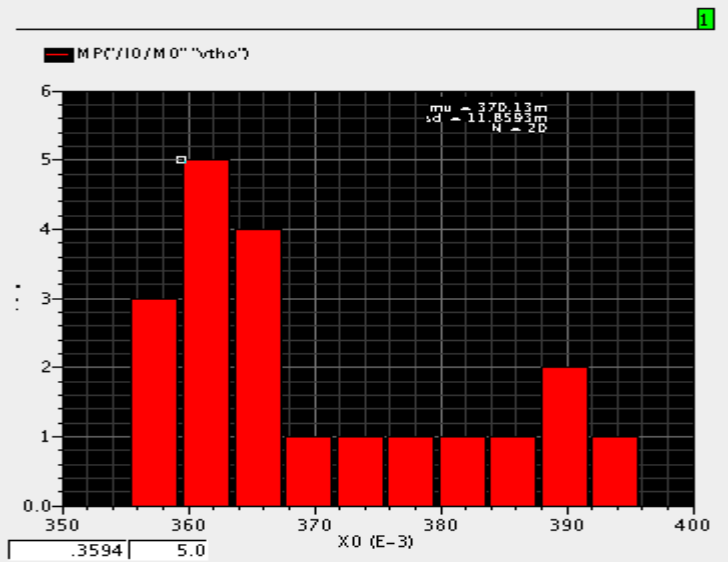
- נבדוק מהי ההתפלגות של הפרמטרים הרלוונטיים לאוסף הריצות במעגל זה המופיעים בקובץ ה-montetest.scs. בלשונית ה-results של ה-ADEXL בחר ב-view את yield. לחץ לחצן ימני על שם הטסט ובחר ב- histogram. הוסף את הפרמטרים באמצעות add ולחץ OK. בגרף שנטען תוכל למצוא ההתפלגות הסטטיסטית של הפרמטרים עבור סט ריצות זה.
- נבדוק מהם הנתונים הסטטיסטיים עבור ריצה מסויימת – בלשונית ה-results בחר ב-view את default. בעמודה של value סמן את אחד הריצות ולחץ מקש ימני. בתפריט בחר print statistical parameters. תוכל לראות את הערכים עבור ריצה זו.
- כאמור vtnlvmatch הוא פרמטר שמשפיע גם על מתח הסף הכללי-vt של כל טרנזיסטור. נוכל לראות גם כיצד vt מתפלג - במסך ה-calculator לחץ על כפתור mp (model parameter)



לחיצה על כפתור זה תחזיר את מסך ה-schematic ותפתח חלון קטן:

בצע descend (סימון המהפך ולחיצה על e) וסמן את טרנזיסטור ה- nmos למשל, בחלון הקטן לחץ על ה-drop down menu ובחר את הפרמטר vth0, ה-vt של הטרנזיסטור. לחץ O.K.

בלשונית ADEXL Outputs Setup הוסף שורה מסוג expr ובעמודה של Expression/signal/file לחץ מספר פעמים עד שיופיע ">", לחיצה על כפתור זה תייבא את הביטוי מה- calculator. הרץ את האנליזה. הפלט המתקבל כעת:



התקבל גרף היסטוגרמה עבור vt, ניתן לראות בראש הגרף נתונים סטטיסטיים רלוונטיים עבור vt.

סימולציית Corners

Corner Analysis נועד לבדוק את תפקוד המעגל תחת תנאי עבודה שונים (מתח אספקה, טמפ'...) ומודלים שונים של הרכיבים הנוצרים בתהליך היצור. במהלך היצור של הרכיבים ישנה התפלגות באיכות הרכיבים והם מקוטלגים בקטגוריות כגון- מהירים, טיפוסיים, איטיים וכד', בקובץ המודלים tsl018.scs מוגדרים "סטים" של מודלים/רכיבים מסוגים אלו.

הערה – בקובץ ה-tsl018.scs כאמור מוגדרים גם "סטים" של טרנזיסטורים מהירים ואיטיים. "סטים" אלו הם סוג של פינות מוכנות מראש וניתן להריץ עליהם סימולציות פשוטות (tran, dc) ללא צורך בהגדרת סימולציות corners מורכבות. כאשר נרצה לשלב פינות מכמה "סטים" נפרדים או בשילוב עם משתנים נוספים נבצע סימולציית corner מורכבת כפי שניתן לראות בדוגמא הבאה.

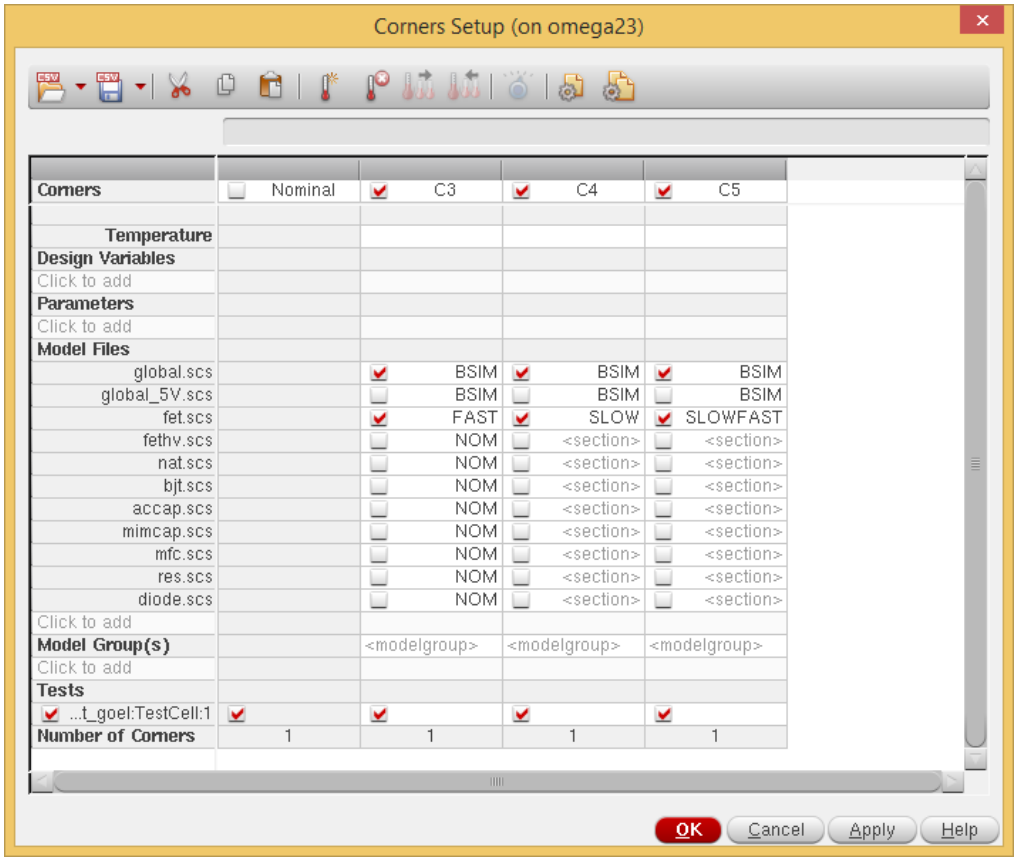
דוגמא לסימולציית Corners

בדוגמא הזאת נבצע סימולציית Corners מורכבת על מעגל המהפך. נגדיר פינות עם טמפרטורה ומתח אספקה משתנים, נשנה את קבל המוצא לקבל שאינו אידיאלי מספריית tower. כמו כן נשלב בבדיקות טרנזיסטורים "מהירים", "טיפוסיים" ו-"איטיים".

פתח את ה-schematic של המהפך. בחר ביציאות שיש להציג כפי שמוסבר ב- outputs setup בעמ' 13. הגדר לדוגמא סימולציה פשוטה tran. הרץ את הסימולציה וודא שאין שגיאות.

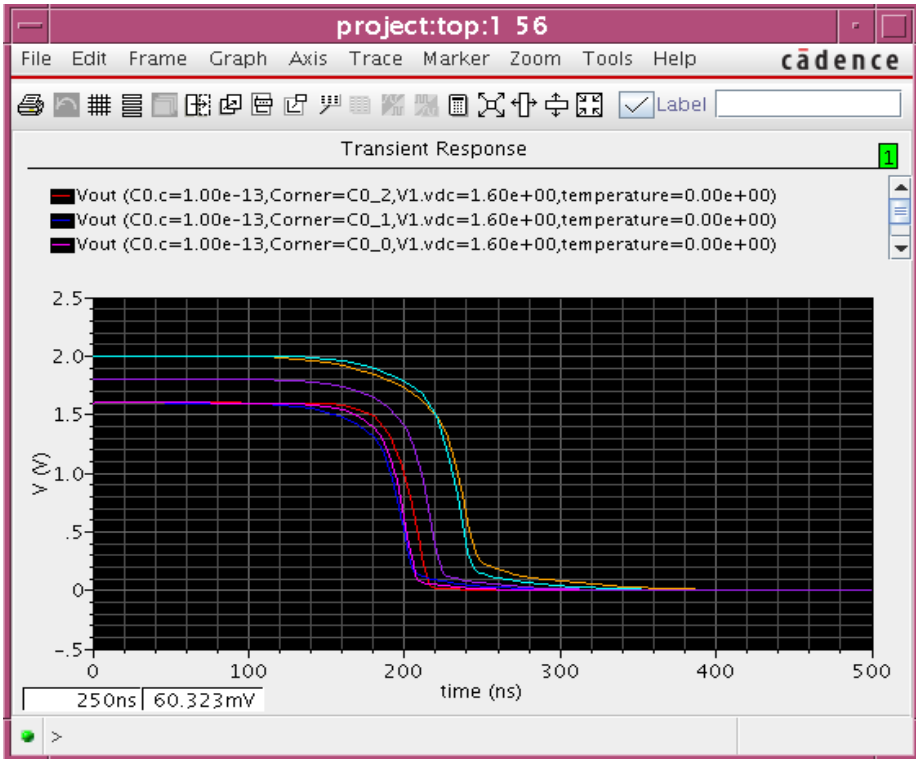
כעת נגדיר סימולציות ה- corners.

ב- Data View לחץ על ה- + ליד Corners ולחץ על הכפתור הימני כשהסמן מעל Nominal. בחר ב- Open Corner Setup. לחץ על הכפתור בשמאלי כשהסמן מתחת ל- Model Files. לחץ על Import From Tests בחלון שנפתח. לחץ על OK. להוספת פינה, לחץ על הכפתור הימני ובחר ב- Add Corner (Cntr N). עליך להגדיר את כל השדות הרלוונטיים. לחץ על OK.



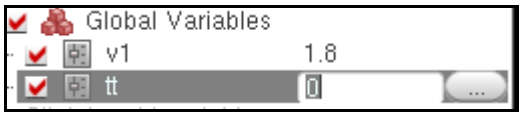
Corners view

כעת ניתן לראות את הנתונים עבור כל סימולציה שתרוץ. אפשר להוסיף לפינות גם Variables- ו-Parameters . לחץ O.K והרץ את הסימולציה ע"י לחיצה על העיגול הירוק. את הגרפים (למשל של vout) תוכל לראות בלשונית ה-results.דוגמא לפלט- מתח המוצא של המהפך :

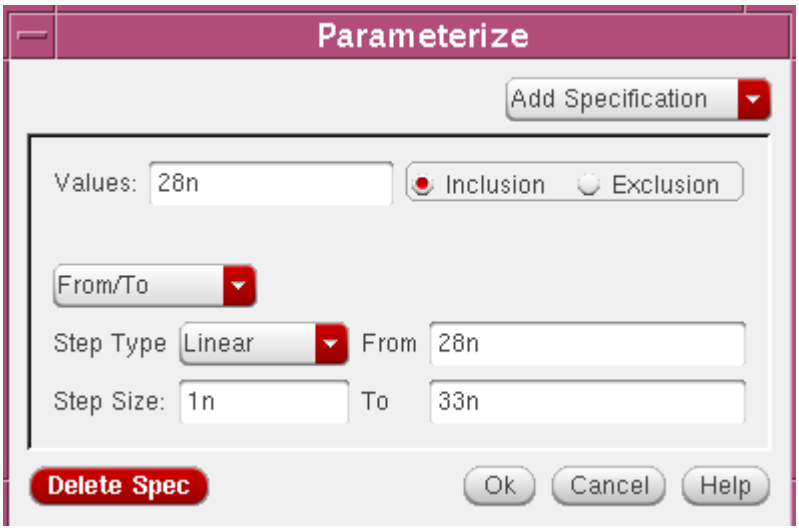


Vout vs time (Corners simulation)

אופציה מתקדמת- הוספת parameter sweep לסימולציית corner, דוגמא: במסך ה-schematic הגדר למקור המתח בכניסה למהפך משתנה בשם tt בשדות rise time ו- fall time. בחלון ה- Data View של ה-Virtuoso Analog Design Environment XL Editing תחת Global parameters הוסף את tt ולחץ פעמיים על ערך ה-default שלו, לחץ על "..." שמופיע:



במסך שנפתח לחץ על ה-drop down menu למעלה ונבחר from/to. הגדר את תחום הערכים הרצוי עבור זמני עליה וירידה (ראה תמונה) ולחץ O.K. כעת יעודכן מספר ה-sweep points בחלון ה-Run summary. הרצת הסימולציה תריץ מכפלה של מספר הcorners במספר ה-sweeps כאשר בחלון ה-results כל שורה תייצג ערך sweep שונה, לכן יש לשים לב שמספר הריצות אינו גדול מדי.



Variable parameterize window

שרטוט LAYOUT

סעיף זה מתאר בקצרה ציור LAYOUT. יש לבצע את הפקודות הבאות בתפריט הראשי:
על מנת לבנות layout חדש תחילה יש ליצור ספריה חדשה באמצעות התפריט הראשי של התוכנה:
File→ New → Library

בחר שם חדש לספריית ה-layout, ב-Technology File סמן את Attach to an existing Technology Library. לחץ OK. בתפריט הבא בחר את ts018_prim לחץ OK.

כעת לחץ על File->New->Cellview .

library: project
cell name: layout1 (for example)
view name: layout
Open With: Layout L

יפתח חלון שבאמצעותו תוכל לצייר את המעגל שלך.
יש ללחוץ על OK לאישור.

עתה יופיע חלון לשרטוט Layout, וכן חלון נוסף המהווה את התפריט לשכבות השונות (LSW), ראה דוגמא בהמשך.

חשוב: ראשית עליך לוודא שהסריג איתו אתה עובד מתאים לטכנולוגיה. לדוגמא, עבור תהליך של 0.18u, הרזולוציה של הסריג צריך להיות 0.1u. יש לוודא כי זהו הערך שמופיע ב-Options→Display תחת Grid Controls ב-X/Y snap spacing. (0.1)

הוספת פוליגון- בוחרים את השכבה הרצויה בחלון LSW.

בחלון ה-layout בוחרים בפקודה:

Create→Shape→polygon or Create→Shape→rectangle

ומציירים את הצורה.

תחת תפריט Edit קיימות כל הפקודות הרגילות שדרושות לביצוע עריכה כגון:

move, delete, stretch, undo …

ניתן להוסיף רכיבים שעבורם קיים layout כגון טרנסיטורים, לדוגמא נוסיף טרנזיסטור pmos_18 מספריית ts018_prim. באמצעות הקשת shift+f ניתן לראות את השכבות של הטרנזיסטור.

בדרך כלל יש לבחור צורה לפני שמבצעים עליה פעולה. בחירת הצורה מתבצעת עם הכפתור השמאלי של העכבר.

מרחקים ניתן למדוד בעזרת הפקודה Tools→Create Ruler, יש לסמן את נקודת התחלת המדידה ע״י לחיצה בודדת על הכפתור השמאלי בעכבר, ׳לגרור׳ ללא לחיצה את הסרגל עד לנקודה הרצויה ולסיים את המדידה ע״י לחיצה בודדת נוספת על הכפתור השמאלי בעכבר.

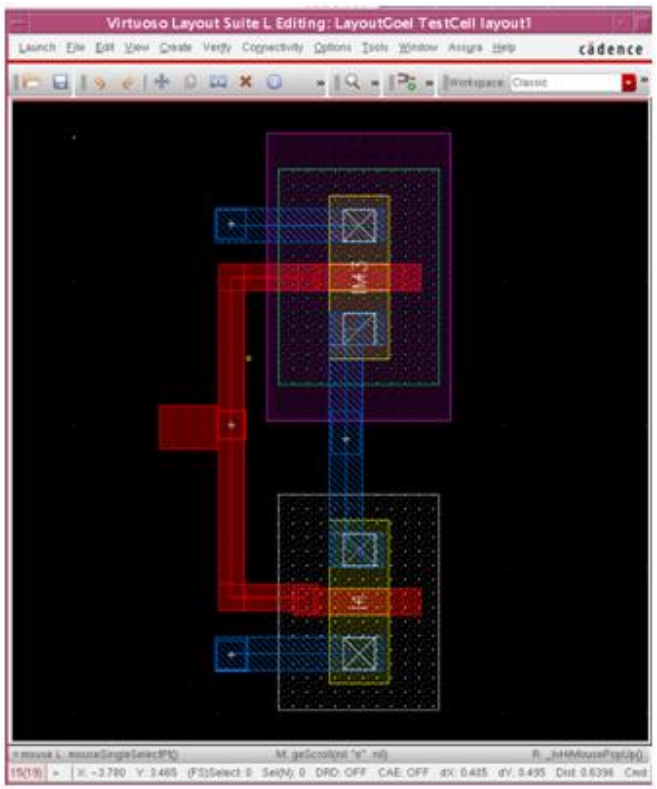
בסיום פעולת המדידה יש ללחוץ על Esc כדי להמשיך בפעולות אחרות.

כדי לבטל את הצגת הסרגלים (אם הם מפריעים) יש לבצע:

Tools→Clear All Rulers

בסיום העריכה עליך לבצע save.

דוגמא למסך המתקבל בעת העבודה ב- Layout:



<u>Among the layers we use</u>:

Background - Pwell
WN- Nwell
CA = diffusion area

XN = defines the active area as n+
XN = defines the active area as p+
CG = polysilicon (transistor gate)
M1 = Metal1
CS = contact between metal1 and poly or metal1 and active
V2 = contact between metal1 and metal2
And many more

TAPS : חיבורים למצע

יש למקם את החיבורים למצע ול- Well באופן ידני. ממקמים NTAP ו- PTAP לפי הצורך ומבצעים חיבור ל- Vdd או gnd בהתאם בעזרת path.

PADS

במערכת קיימות מספר ספריות המכילות מסגרות של pads מוכנים או פשוט pads בודדים. צריך לבחור את ה- pads שמתאימות לטכנולוגיה של התכנון שלך:

Tower 0.18u: ספרית tsl108iob הנמצא ב: /users/iit/cadence/tsl018b/tsl018b

יש להוסיף את שם הספרייה ומיקומה ב- Tools->Library Path Editor.

ביצוע LVS

בדיקה זו משווה בין ה- Layout לסכמה בכל המישורים:

- התאמת בין שמות הצמתים שקבעתם בשרטוט ה- Layout מול השרטוט הסכמתי.
- התאמה בחיבוריות שבין האלמנטים.
- התאמה בערכי הרכיבים (גדלי הטרנזיסטורים, ערכי הקבלים וכו').
- התאמה במספר האלמנטים וסוגיהם.

השרטוט הסכמתי:

- הסרת כל מקורות המתח אם קיימים כאלה (הרי לא ניתן לממש מקור מתח ב Layout -), במקום מקורות המתח נציב פינים .

שרטוט ה- Layout:

יש להוסיף את הפינים גם ל- Layout, פינים בעלי אותם שמות שקבענו ב- Schematic (עם אבחנה בין אותיות גדולות וקטנות כולל !vdd ו- !gnd), באופן הבא:
יש לבחור בשכבה (מתפריט השכבות) עליה אנחנו רוצים לסמן את הפין,
בחלון ה- Layout יש לבצע: create → pin
בחלון שנפתח יש לרשום את שם הפין (כמו ב – Schematic), להפעיל את אופציית display name, כעת יש לסמן ע"י העכבר את הפין במקום הרצוי, וכן למקם את השם.
(אין חשיבות לגודל או לגיאומטריה של הפין, אלא רק לשכבה בה הוא מצוין).

לאחר הוספת כל הפינים יש לשמור את השרטוט הסופי.

הערה:
עבור כל שינוי שמבוצע ב- Schematic יש לבצע check and save (ולא רק save). עבור כל שינוי שמבוצע ב- Layout יש לבצע extract מחדש.

בדיקת DRC (Design Rule Check) בעזרת כלי ASSURA עבור Tower18

- צור ספריה בשם /tmp/usernamedrc כאשר user הוא שם החשבון שלך.
- פתח את ה- layout שיצרת.
- לחץ על Assura->Run DRC.
- בחלון שנפתח, בחר ב- Technology המתאים, למשל ts18sl_6M1L
- בשדה Switch Names רשום :

```
3V 6LM CHIP OA
```

- לחץ על OK. לחץ על OK גם בחלון Progress שנפתח.
- בסיום הריצה הכלי ישאל אם ברצונך לראות את הטעויות, לחץ על YES.
- ניתן לראות את הטעויות השונות ע"י לחיצת על החצים בחלון שנפתח.

בדיקת LVS (Layout Vs. Schematic)

בדיקה זו משווה בין ה- Layout לסכמה בכל המישורים :

- התאמת בין שמות הצמתים שקבעתם בשרטוט ה- Layout מול השרטוט הסכמתי.
- התאמה בחיבוריות שבין האלמנטים.
- התאמה בערכי הרכיבים (גדלי הטרנזיסטורים, ערכי הקבלים וכו').
- התאמה במספר האלמנטים וסוגיהם.
- פתח את ה- layout שיצרת.
- לחץ על Assura->Run LVS
- ודא ששדות ה- Schematic Design source וה- Layout Design Source נכונים.
- בחלון שנפתח, בחר ב- Technology המתאים, למשל ts18sl_6M1L
- בשדה Switch Names רשום :

```
6LM OA
```

- לחץ על OK. לחץ על OK גם בחלון Progress שנפתח.
- לחץ על OK.
- בין שתי ריצות לחץ על Assura->Close Run.
- בסיום הריצה, הכלי יציג את השגיאות והאזהרות שהתקבלו, לחיצה על OK תפעיל את ה- LVS Debug Environment.
- אם בוחרים שם בשדה Cell List ניתן ללחוץ על האלמנטים השונים ב- summary ולאחר מכן על open tool כלי שמאפשר הצגת הטעויות על הסכמה ועל ה- layout.

יצירת RCX – Extracted View

ה-Extracted View נחוץ על מנת לאפשר הרצת סימולציה על ה-Layout. לפעמים הוא גם עוזר במציאת שגיאות ב-LVS. על מנת להריץ RCX, חובה קודם להריץ LVS. לאחר ביצוע ה-LVS בחר ב-Run QRC→Assura ולחץ על OK בחלון שנפתח.
בחלון הבא שנפתח בלשונית ה-Setup, רשום בשדה ה-Technology בחר בטכנולוגיה הנכונה. לדוגמא ts18sl_6M1L.
לחץ על לשונית ה-Extraction. עבור Extraction Type בחר בסוג הרצוי, לדוגמא C Only.
בשדה ref node רשום את צומת היחוס של המעגל (!gnd, vss למשל)
לחץ על OK. ניתן לצפות ב-log על ידי לחיצה על watch log file. בתום הריצה יווצר תא מסוג av_extracted.

הרצת סימולציה על ה-layout

פתח את ה-schematic המכיל את המהפך ומקורות המתח. פתח או צור את סביבת הסימולציה adexl. כעת בחלון ה-ADE XL test editor טען state קיים או הגדר אחד חדש כפי שמוסבר בפרק הסימולציות. נגדיר לסימולטור לעבוד עם תא ה-layout במקום תא ה-schematic של ה-inverter-הקש על Setup→Environment.
בשורה switch view list הוסף את המילה av_extracted לפני המילה schematic, לחץ OK והרץ את הסימולציה. הסימולציה תרוץ על התא מסוג av_extracted שיצרת.

Spice Netlists imports using SpiceIn

באמצעות כלי זה ניתן לייבא netlists של CDL, HSpice, Spectre, Spice וליצור מהם virtuoso -schematics, netlists, symbols views. בדוגמא הבאה נייבא את Spice netlist בכדי ליצור virtuoso schematic.

קוד לדוגמא :

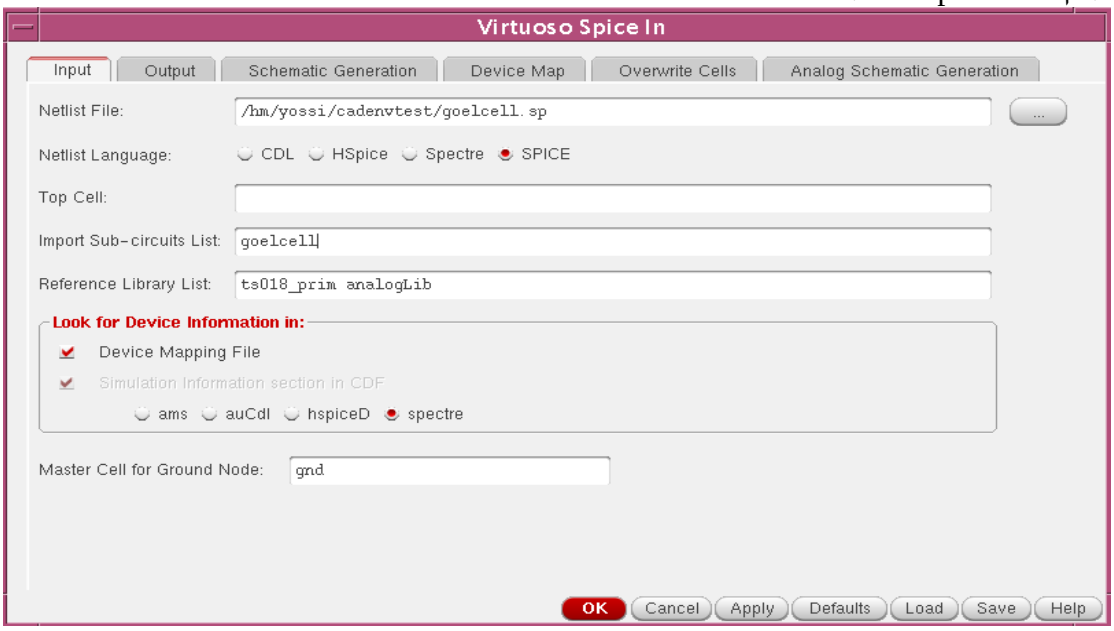
```
*
.SUBCKT goelcell vdd! gnd! in out
*
*
*  caps2d version: 9
*
*
*       TRANSISTOR CARDS
*
*
M2      out     in      gnd!    gnd!    N18     L=0.18U W=0.42U
M3      out     in      vdd!    vdd!    P18     L=0.18U W=0.42U
*
*
*       CAPACITOR CARDS
*
*
C1      vdd!    gnd!    2.341E-16
C2      in      gnd!    5.390E-16
C3      out     gnd!    1.589E-16
*
*
.ENDS goelcell
*
```

Spice netlist file

ייבוא הקוד

בחלון הראשי של התוכנה לחץ על File→import→Spice.

חלון ה-Spice In יפתח:



Spice-In Menu

בלשונית ה-input, יש לרשום את שם הקובץ ב- Netlist File. יש לסמן SPICE ב- Netlist Language. ב-import sub-circuits List יש לבחור את שם ה-cell כפי שהוא מופיע בקובץ.

ניתן לראות ששם ה-sub circuit בקובץ הוא goelcell (תמיד מופיע אחרי subckt).

הערה - בדוגמא זו יש sub-circuit אחד אך במקרים רבים יהיו תאים רבים וגם היררכיה של תאים. עבור הגדרות מתקדמות יש לעיין ב-virtuoso help manual, יש לחפש בנושא netlist import using spicein.

ב-Reference Library List יש להוסיף את ts018_prim ואת analogLib. יש לסמן וי ב- device mapping file. בלשונית ה- output יש לפרט את מיקום הספרייה בה ישמר ה-schematic.

יצירת Device Map File

הרכיבים (P18, N18 והקבלים שבדוגמא) כפי שהם מוגדרים בקובץ ה-spice אינם מוכרים למערכת ויש לפרט באמצעות קובץ מיפוי את שמות הרכיבים כפי שהם מופיעים בספריות. יש ליצור קובץ חדש באמצעות nedit ולהגדיר עבור כל רכיב את שמו בספרייה באמצעות הפקודה devSelect:

devSelect := N18 nmos_18
devSelect := P18 pmos_18
devSelect := capacitor cap

פקודה זו ממפה לדוגמא את N18 שבקובץ ה-Spice ל-nmos_18 שמופיע בספריית-ts018_prim, החיפוש מתבצע בכל הספריות שפורטו ב-Reference Library List. יש לשמור את השינויים ולטעון בלשונית Device Map את הקובץ (לחיצה על File→open).
במידה וכל הרכיבים הוגדרו כראוי, לחיצה על OK תיצור את ה-schematic בספריית ה-output שהוגדרה. שגיאות יוצגו על ידי ה-log. ניתן להגדיר overwrite (בלשונית overwrite cells) במידה וכבר יצרתם schematic וברצונכם "לדרוס" אותו.

סימולציית hspiceD

במסך Test editor של ADEXL, בחר Setup→Simulator ובחר ב-hspiceD.
עבור סימולציות hspice לא מוגדרים קבצי מודלים, כלומר המערכת לא מבינה איך מתנהגים הרכיבים ויש להגדיר את התנהגותם בקובץ מודלים. מודלים של רכיבים ניתן למצוא באינטרנט.
לדוגמא BSIM: BSIM Homepage - Offical Site. ניתן למצוא קבצי מודלים ב- example netlists.
את קובץ המודלים יש להוסיף בתפריט Setup→Model libraries של ה-Test Editor, לחיצה על שורה ריקה והוספת ה-path. יש להסיר הפניות לקבצי scs מאחר ואלו קבצי מודלים עבור spectre.

דוגמא

עבור מעגל המהפך, השתמשנו ברכיבי nmos4 ו-pmos4 שבספריית analogLib. כעת נעשה שימוש בקובצי מודלים מסוג BSIM3 עבור nmos ו-pmos שהורדו מ-
http://www-device.eecs.berkeley.edu/~bsim3/ftpv330/test/modelcard.nmos
http://www-device.eecs.berkeley.edu/~bsim3/ftpv330/test/modelcard.pmos

שני הקבצים אוחדו לקובץ אחד בשם models.m (לא חובה) ושמות הרכיבים בקובץ שונו לnmos ו- pmos בכדי שיתאימו לשמות הרכיבים במעגל המהפך. הפניה לקובץ נוספה בתפריט Setup→Model libraries. כעת ניתן להריץ סימולציות hspice על מעגל המהפך.